

BEST AVAILABLE COPY

DERWENT-ACC-NO: 2005-643201

DERWENT-WEEK: 200566

COPYRIGHT 2006 DERWENT INFORMATION LTD

TITLE: Wiring board with interposer of semiconductor
integrated circuit package, has solder bumps arranged at
surface side end of conductive pillars of interposer
adhered to wiring board through soldering resist

INVENTOR: ORIGUCHI, M; URASHIMA, K ; YAMADA, K ; YAMAZAKI, K

PATENT-ASSIGNEE: NGK SPARK PLUG CO LTD[NITS]

PRIORITY-DATA: 2004JP-0022218 (January 29, 2004)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES MAIN-IPC		
JP 2005244163 A	September 8, 2005	N/A
019 H01L 023/12		

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP2005244163A	N/A	2004JP-0275633
September 22, 2004		

INT-CL (IPC): H01L023/12

RELATED-ACC-NO: 2005-643202

ABSTRACTED-PUB-NO: JP2005244163A

BASIC-ABSTRACT:

NOVELTY - An interposer (31) has the main structure (38) and conductive pillars (35). The interposer side solder bumps (37) are arranged at surface side end of conductive pillars. The lower side (33) of the main structure is adhered to the main surface (42) of a resin wiring board (41) through soldering resist

BEST-AVAILABLE COPY

(53). The bumps, conductive pillars and connection pads (46) on the wiring board are electrically connected.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for manufacturing method of wiring board with interposer.

USE - Wiring board with interposer of semiconductor integrated circuit (IC) package e.g. land grid array (LGA) package, ball grid array (BGA) package and pin grid array (PGA) semiconductor package.

ADVANTAGE - Attains stable electrical connection between the wiring board and interposer reliably at low cost, by using less number of bumps .

DESCRIPTION OF DRAWING(S) - The figure shows a sectional view of semiconductor package.

interposer 31

lower side of interposer main structure 33

conductive pillars 35

main structure of interposer 38

wiring board 41

main surface of wiring board 42

connection pads 46

soldering resist 53

CHOSEN-DRAWING: Dwg.1/12

TITLE-TERMS: WIRE BOARD INTERPOSED SEMICONDUCTOR INTEGRATE CIRCUIT PACKAGE

SOLDER BUMP ARRANGE SURFACE SIDE END CONDUCTING PILLAR
INTERPOSED

ADHERE WIRE BOARD THROUGH SOLDER RESIST-

DERWENT-CLASS: U11 V04

EPI-CODES: U11-D01A; U11-E02A3; V04-Q02A7; V04-Q05; V04-R04A2A; V04-R05A;

BEST AVAILABLE COPY

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N2005-526930

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2005-244163

(P2005-244163A)

(43) 公開日 平成17年9月8日 (2005.9.8)

(51) Int. Cl.⁷

H01L 23/12

F I

H01L 23/12

N

テーマコード (参考)

審査請求 未請求 請求項の数 4 O L (全 19 頁)

(21) 出願番号	特願2004-275633 (P2004-275633)	(71) 出願人	000004547
(22) 出願日	平成16年9月22日 (2004.9.22)		日本特殊陶業株式会社
(31) 優先権主張番号	特願2004-22218 (P2004-22218)		愛知県名古屋市長区高辻町14番18号
(32) 優先日	平成16年1月29日 (2004.1.29)	(74) 代理人	100114605
(33) 優先権主張国	日本国 (JP)		弁理士 瀧美 久彦
		(72) 発明者	折口 誠
			名古屋市瑞穂区高辻町14番18号 日本
			特殊陶業株式会社内
		(72) 発明者	山田 健一
			名古屋市瑞穂区高辻町14番18号 日本
			特殊陶業株式会社内
		(72) 発明者	浦島 和浩
			名古屋市瑞穂区高辻町14番18号 日本
			特殊陶業株式会社内

最終頁に続く

(54) 【発明の名称】 中継基板付き基板及びその製造方法

(57) 【要約】

【課題】 比較的低コストであるにもかかわらず、中継基板及び樹脂製基板間での安定した電気的接続が可能となり、かつ信頼性に優れた中継基板付き基板を提供すること。

【解決手段】 本発明の中継基板付き基板61は、樹脂製基板41と中継基板31とを備える。中継基板31は、中継基板本体38と複数の導体柱35とを有する。中継基板側はんだバンプ37は、複数の導体柱35の第2面側端に配置される。ソルダーレジスト53を介して、中継基板本体38の第2面33側と樹脂製基板41の主面42側とが接着されている。複数の中継基板側はんだバンプ37を介して、複数の導体柱35と複数の面接続パッド46とが電気的に接続されている。

【選択図】 図1

